

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-083219
 (43)Date of publication of application : 28.03.1997

(51)Int.CI. H01P 7/08

(21)Application number : 07-257080 (71)Applicant : MURATA MFG CO LTD
 (22)Date of filing : 07.09.1995 (72)Inventor : SASAKI YUTAKA

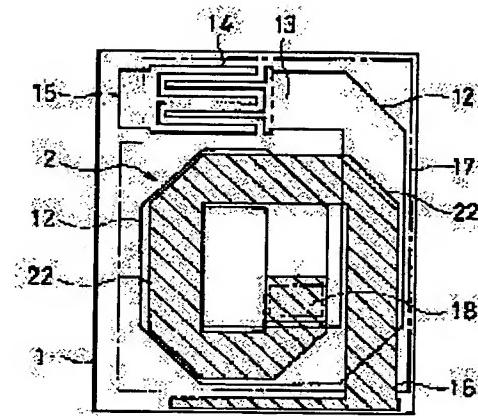
(54) STRIP LINE RESONATOR

(57)Abstract:

PROBLEM TO BE SOLVED: To make the resonator small and to decrease the resonance frequency without making the resonator large.

SOLUTION: A spiral strip line 2 is formed on a dielectric board 1.

Furthermore, the resonance frequency is decreased by making a distance between the adjacent strip lines 2 narrow so as to increase the line-capacitance. Moreover, plural layers of the spiral strip lines 2 are formed on the dielectric board 1 via an insulation film 17, a throughhole 18 is formed on an insulation film 17 to connect strip lines 12, 22 of each layer thereby increasing the length of the strip lines. Furthermore, the spiral strip lines 12, 22 of each layer laminated via the insulation film are arranged opposite to each other via the insulation film 17.



[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C) 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-83219

(43) 公開日 平成9年(1997)3月28日

(51) Int. Cl. 6

H 01 P 7/08

識別記号

府内整理番号

F I

H 01 P 7/08

技術表示箇所

審査請求 未請求 請求項の数4

F D

(全5頁)

(21) 出願番号 特願平7-257080

(22) 出願日 平成7年(1995)9月7日

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72) 発明者 佐々木 豊

京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

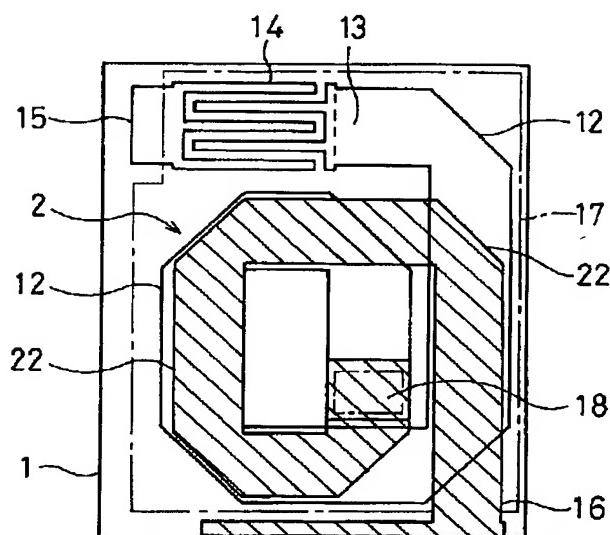
(74) 代理人 弁理士 西澤 均

(54) 【発明の名称】ストリップライン共振器

(57) 【要約】

【課題】 小型化を図ることができるとともに、大型化を招くことなく共振周波数を低下させることを可能にする。

【解決手段】 誘電体基板1上にスパイラル状のストリップライン2を形成する。また、互に隣接するストリップライン2の間隔を狭くして線間容量を増加させることにより共振周波数を低下させる。さらに、誘電体基板1上に、スパイラル状のストリップライン2を絶縁膜17介して複数層形成するとともに、絶縁膜17にスルーホール18を形成して各層のストリップライン12, 22を接続して、ストリップライン長を大きくする。さらに、絶縁膜を介して積層された各層のスパイラル状のストリップライン12, 22を絶縁膜17を介して対向するように配設する。



【特許請求の範囲】

【請求項1】 誘電体基板上にストリップラインを配設してなる共振器において、

誘電体基板上にスパイラル状のストリップラインを形成したことを特徴とするストリップライン共振器。

【請求項2】 互に隣接するストリップラインの間隔を狭くして線間容量を増加させることにより、共振周波数を低下させたことを特徴とする請求項1記載のストリップライン共振器。

【請求項3】 誘電体基板上に、スパイラル状のストリップラインを絶縁膜を介して複数層形成するとともに、前記絶縁膜にスルーホールを形成して各層のストリップラインを接続したことを特徴とする請求項1又は2記載のストリップライン共振器。

【請求項4】 絶縁膜を介して積層された各層のスパイラル状のストリップラインを、絶縁膜を介して互に対向するように配設したことを特徴とする請求項3記載のストリップライン共振器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、共振器に関し、詳しくは、誘電体基板上にストリップラインを配設することにより形成されたストリップライン共振器に関する。

【0002】

【従来の技術及び発明が解決しようとする課題】 従来のストリップライン共振器には、例えば、図7に示すように、誘電体基板51上に、帯状のストリップライン52を配設してなる入／2開放型共振器や、図8に示すように、誘電体基板51上に略くし型のストリップライン62を配設してなる入／4短絡型共振器が用いられている。

【0003】しかし、これらの共振器は、帯状やくし型のストリップライン52、62を誘電体基板51の長手方向に沿って配設することにより形成されているため、素子寸法が大きくなるという問題点がある。さらに、これらの共振器を多段フィルタとして用いる場合、共振器を例えば3～4個所定の距離だけ離して配置することが必要になり、さらに寸法が大きくなるという問題点がある。

【0004】そこで、このような問題点を解決するための方法として、より比誘電率の大きい材料からなる誘電体基板を用いる方法が考えられる。そして、このように比誘電率の大きい材料からなる誘電体基板を用いた場合、確かに共振器自体の長さは小さくなるが、このような共振器を用いて多段フィルタを構成した場合、共振器どうしの結合が強くなり過ぎて、フィルタとして良好な特性を得るために複数の共振器間の間隔を広くする必要があり、結果として寸法が大きくなってしまうという問題点がある。

【0005】また、この問題点を解消するために、図9

に示すように、誘電体基板51上に、斜めに異形状の電極72を配設してなる共振器（この例では入／4片端短絡型共振器）が提案されている。これは、共振器どうしの結合をストリップラインの一部でとるようにしたものであり、多段フィルタを構成する場合における共振器の間隔を上述の共振器より小さくすることが可能で、小型化を図ることができるという特徴を有している。

【0006】しかし、この共振器においても、電極72が平面的に斜め上方に広がっているため、小型化には限界がある。さらに、低周波で使用するには、ストリップライン長を長くすることが必要になるため、共振器長の寸法が大きくなるという問題点がある。

【0007】本発明は、上記問題点を解決するものであり、小型化が可能であるとともに、大型化を招くことなく共振周波数を低下させることができ可能なストリップライン共振器を提供することを目的とする。

【0008】

【課題を解決するための手段】 上記目的を達成するためには、本発明のストリップライン共振器は、誘電体基板上にストリップラインを配設してなる共振器において、誘電体基板上にスパイラル状のストリップラインを形成したことを特徴としている。

【0009】また、互に隣接するストリップラインの間隔を狭くして線間容量を増加させることにより、共振周波数を低下させたことを特徴としている。

【0010】また、誘電体基板上に、スパイラル状のストリップラインを絶縁膜を介して複数層形成するとともに、前記絶縁膜にスルーホールを形成して各層のストリップラインを接続したことを特徴としている。

【0011】また、絶縁膜を介して積層された各層のスパイラル状のストリップラインを、絶縁膜を介して互に対向するように配設したことを特徴としている。

【0012】

【作用】 誘電体基板上にストリップラインをスパイラル状に形成することにより、同等の長さのストリップラインを形成する場合の誘電体基板の平面面積を小さくすることが可能になり、その分だけ寸法を小さくすることができるようになる。

【0013】また、互に隣接するストリップラインの間隔を狭くすることにより、線間容量を増加させることができになり、共振周波数を低下させることができるため、寸法を大きくすることなくより低周波で使用することが可能になる。

【0014】また、誘電体基板上に、スパイラル状のストリップラインを絶縁膜を介して複数層形成するとともに、絶縁膜にスルーホールを形成して各層のストリップラインを接続することにより、誘電体基板の平面寸法を大きくすることなくストリップライン長を長くすることが可能になり、さらに小型化を図ることが可能になる。

【0015】また、絶縁膜を介して積層された各層のス

パイラル状のストリップラインを、絶縁膜を介して互に対向するように配設することにより、上下層間の絶縁膜を介して線間容量を発生させることができることになる。

【0016】

【発明の実施の形態】本発明の実施の形態として以下の実施例を示し、本発明の特徴とするところをさらに詳しく説明する。

【0017】【実施例1】図1は、この実施例1にかかるストリップライン共振器を示す平面図であり、図2はその特性を示す線図である。

【0018】このストリップライン共振器は、BaTiO₃やMgTiO₃などからなる誘電体基板1上に、スパイラル状のストリップライン2を配設することにより形成されたλ/4短絡型共振器であり、誘電体基板1の裏面にはグランド電極(図示せず)が形成されている。そして、ストリップライン2の一端側(開放端)3は、くし型電極形状のインターディジタル型コンデンサ4を介して入出力端5と接続されている。また、ストリップライン2はその他端6の近傍が、スパイラル部のストリップライン2aと交差し、両者は絶縁膜7により絶縁されている。さらに、ストリップライン2の他端6は、誘電体基板1の裏面のグランド電極に接続されている。

【0019】上記のストリップライン共振器は、誘電体基板1上にストリップライン2をスパイラル状に形成しているので、ストリップライン2を形成すべき誘電体基板1の平面面積が小さくなり、それだけ小型化を図ることが可能になる。また、互に隣接するストリップライン2の間隔(例えば図1のG)を小さくすることにより、線間容量を増加させることができることになり、共振周波数を低下させることができる。すなわち、ストリップライン2の長さ、ストリップライン2とスパイラル部のストリップライン2aとの交差部Cの面積(図1)、ストリップライン2の間隔Gなどにより共振周波数が決る。したがって、寸法を大きくすることなく低周波での使用が可能になる。なお、上記実施例1のストリップライン共振器においては、図2に示すような周波数特性が得られる。

【0020】なお、上記実施例1では、λ/4短絡型共振器について説明したが、本発明はλ/4短絡型共振器に限られるものではなく、λ/2開放型共振器などにも適用することが可能である。但し、λ/2開放型共振器の場合には、共振器の両端がコンデンサを介して入出力端と接続される。

【0021】また、上記実施例1では、コンデンサとして、くし型電極形状のインターディジタル型コンデンサを用いた場合について説明したが、コンデンサとしては、SiO₂、SiN、ポリイミドなどの誘電膜を用いた薄膜コンデンサなどを用いてもよい。

【0022】【実施例2】図3は、この実施例2にかかるストリップライン共振器を示す平面図であり、図4はその特性を示す線図である。

【0023】このストリップライン共振器は、上記実施例1の場合と同様に、BaTiO₃やMgTiO₃などからなる誘電体基板1上に、スパイラル状のストリップライン2を配設することにより形成されたλ/4短絡型共振器である。そして、このストリップライン共振器においては、上記実施例1のストリップライン2に相当する

10 形状の下層ストリップライン12を誘電体基板1上に形成した後、その上に絶縁膜(層間絶縁膜)17を形成し、さらにその上に、スパイラル状の上層ストリップライン22を形成するとともに、層間絶縁膜17にスルーホール18を形成して下層ストリップライン12と上層ストリップライン22を接続することにより形成されており、上記の下層ストリップライン12と上層ストリップライン22がストリップライン2を構成している。

【0024】そして、ストリップライン2(を構成する下層ストリップライン12)の一端側(開放端)13
20 20は、くし型電極形状のインターディジタル型コンデンサ14を介して入出力端15と接続されている。また、この実施例2のストリップライン共振器においても、上記実施例1のストリップライン共振器と同様に、誘電体基板1の裏面にはグランド電極(図示せず)が形成されており、ストリップライン2の他端側(すなわち上層ストリップライン22の端部)16は、誘電体基板1の裏面のグランド電極に接続されている。

【0025】この実施例2のストリップライン共振器においては、ストリップライン2をスパイラル状の下層ストリップライン12と上層ストリップライン22からなる2層構造としているので、誘電体基板1の寸法を大きくすることなくストリップライン2の長さを大幅に増大することが可能になる。したがって、共振周波数を実施例1のストリップライン共振器に比べて小さくすることが可能になり(図4)、さらに小型化を図ることができる。

【0026】【実施例3】図5は、この実施例3にかかるストリップライン共振器を示す平面図であり、図6はその特性を示す線図である。

40 【0027】この実施例3のストリップライン共振器においては、実施例2(図3)のストリップライン共振器とほぼ同様に、ストリップライン2がスパイラル状の下層ストリップライン12と上層ストリップライン22からなる2層構造を有しているとともに、上層ストリップライン22と下層ストリップライン12とが層間絶縁膜17を介して互に対向するように構成されている。

【0028】したがって、この実施例3のストリップライン共振器においては、層間絶縁膜17を介して下層ストリップライン12と上層ストリップライン22の間に、上記実施例2のストリップライン共振器の場合より

も大きい線間容量が発生する。したがって、実施例2のストリップライン共振器と同一寸法でさらに共振周波数の低いストリップライン共振器を形成することが可能になり（図6）、小型化をさらに進めることができることが可能になる。

【0029】なお、上記実施例2、3においては、ストリップラインを下層ストリップラインと上層ストリップラインからなる2層構造とした場合について説明したが、3層以上の多層構造としても可能である。

【0030】本発明は、上記の実施例1、2、3に限定されるものではなく、誘電体基板を構成する誘電体材料の種類、スパイラル状のストリップラインの具体的な形状、互に隣接するストリップライン間の間隔の大きさ、絶縁膜の構成材料やパターンなどに関し、発明の要旨の範囲内において種々の応用、変形を加えることが可能である。

【0031】

【発明の効果】上述のように、本発明のストリップライン共振器は、誘電体基板上にストリップラインをスパイラル状に形成するようにしているので、ストリップラインを形成すべき誘電体基板の平面面積を小さくすることが可能になり、小型化を図ることが可能になる。

【0032】また、互に隣接するストリップラインの間隔を狭くすることにより、線間容量を増加させることができなり、共振周波数を低下させることができるため、小型で低周波での使用が可能なストリップライン共振器を得ることができる。

【0033】また、誘電体基板上に、スパイラル状のストリップラインを絶縁膜を介して複数層形成し、絶縁膜にスルーホールを形成して各層のストリップラインを接続することにより、誘電体基板の寸法を大きくすることなくストリップライン長を長くすることが可能になり、さらに小型化を図ることが可能になる。

【0034】また、絶縁膜を介して積層された各層のスパイラル状のストリップラインを、絶縁膜を介して互に対向するように配設することにより、上下層間の絶縁膜

を介して線間容量を発生させることができなり、さらに共振周波数の低いストリップライン共振器を得ることができる。

【図面の簡単な説明】

【図1】本発明の一実施例にかかるストリップライン共振器の構造を示す平面図である。

【図2】本発明の一実施例にかかるストリップライン共振器の特性を示す図である。

【図3】本発明の他の実施例のストリップライン共振器の構造を示す平面図である。

【図4】本発明の他の実施例のストリップライン共振器の特性を示す図である。

【図5】本発明のさらに他の実施例のストリップライン共振器の構造を示す平面図である。

【図6】本発明のさらに他の実施例のストリップライン共振器の特性を示す図である。

【図7】従来のストリップライン共振器を示す平面図である。

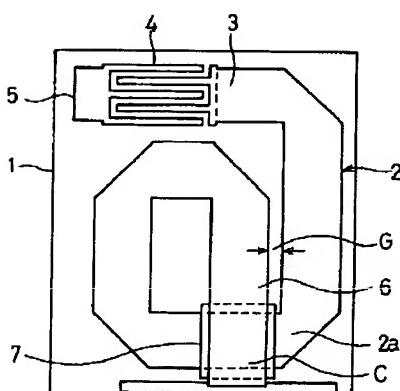
【図8】従来の他のストリップライン共振器を示す平面図である。

【図9】従来のさらに他のストリップライン共振器を示す平面図である。

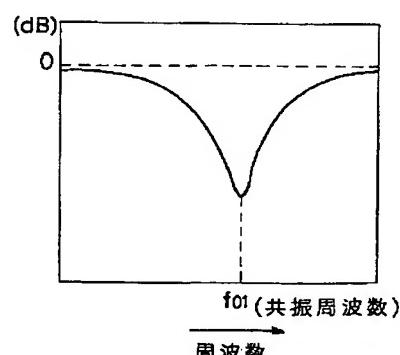
【符号の説明】

1	誘電体基板
2	ストリップライン
2a	スパイラル部のストリップライン
3, 13	ストリップラインの一端側
4, 14	インターディジタル型コンデンサ
5, 15	入出力端
6, 16	ストリップラインの他端側
7, 17	絶縁膜
12	下層ストリップライン
18	スルーホール
C	交差部
G	ストリップラインの間隔

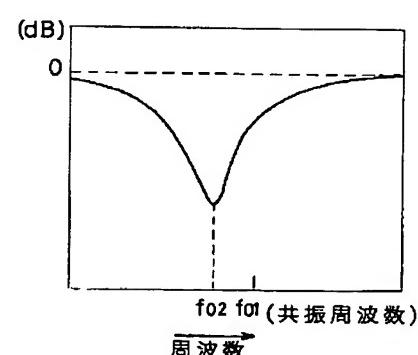
【図1】



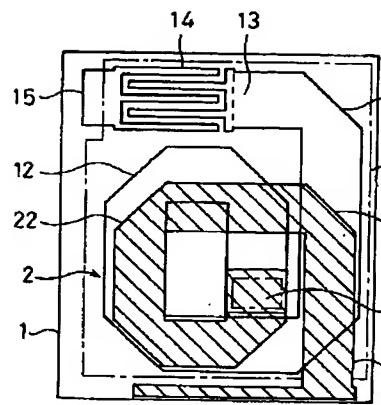
【図2】



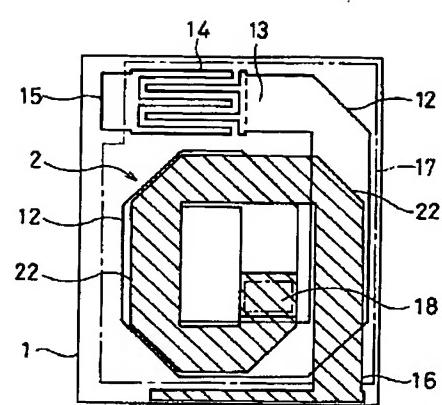
【図4】



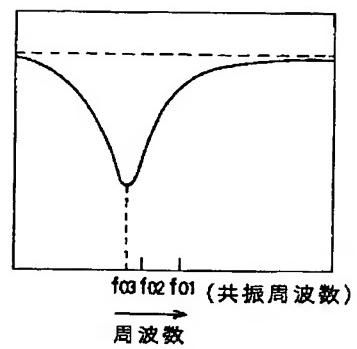
【図3】



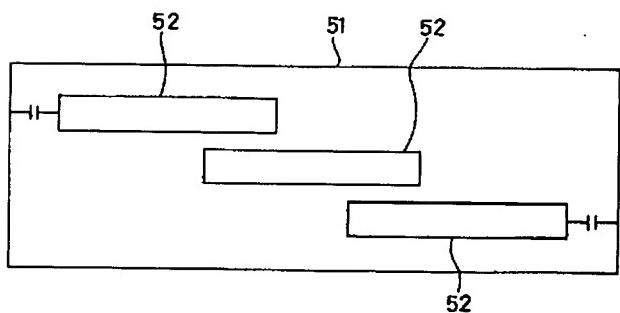
【図5】



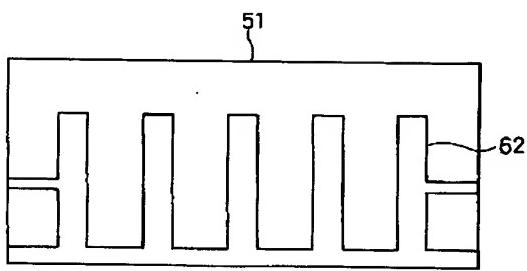
【図6】



【図7】



【図8】



【図9】

